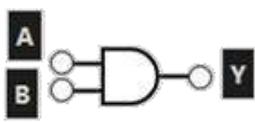
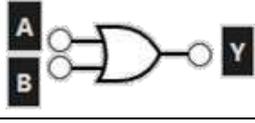
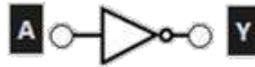


Porte logiche fondamentali

Simbolo	Descrizione	Funzione	
	Porta logica AND	PRODOTTO logico $Y = A \cdot B$ oppure $Y = A \wedge B$	Può avere 2 o più Ingressi
	Porta logica OR	SOMMA logica $Y = A + B$ oppure $Y = A \vee B$	Può avere 2 o più Ingressi
	Porta logica NOT	NEGAZIONE logica $Y = \bar{A}$	Ha solo 1 Ingresso

Nota:

- il filo BLU rappresenta stato logico 1 (High)
- il filo BIANCO rappresenta lo stato logico 0 (Low)

AND (*prodotto logico*)

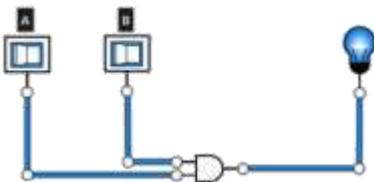


Tabella della Verità

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

Descrizione

L'uscita è alta SOLO SE TUTTI gli ingressi sono alti

NAND

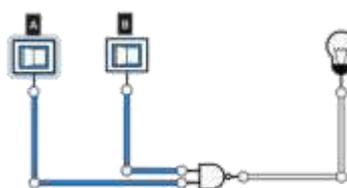


Tabella della Verità

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

Descrizione

L'uscita è sempre alta TRANNE quando TUTTI gli ingressi sono alti

OR (*somma logica*)

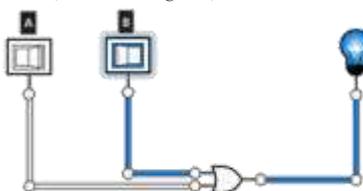


Tabella della Verità

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

Descrizione

L'uscita è alta quando ALMENO UNO degli ingressi è alto

NOR

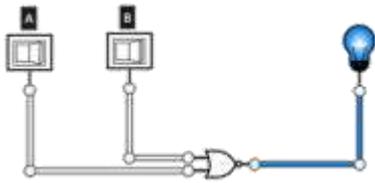


Tabella della Verità

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

Descrizione

L'uscita è alta SOLO SE
TUTTI gli ingressi sono bassi

NOT (negazione logica)

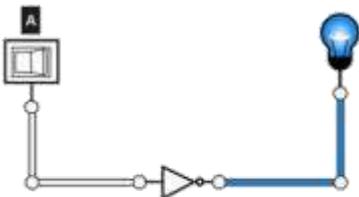


Tabella della Verità

A	Y
0	1
1	0

Descrizione

Inverte l'ingresso

XOR (OR Esclusivo)

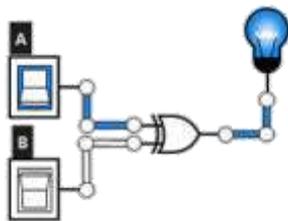


Tabella della Verità

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Descrizione

L'uscita è alta SOLO SE
gli ingressi sono DIVERSI tra
loro

XNOR

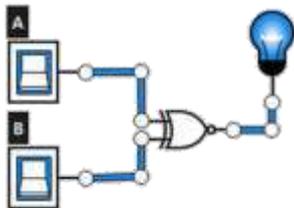


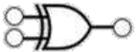
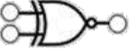
Tabella della verità

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

Descrizione

L'uscita è alta SOLO SE
gli ingressi sono UGUALI tra loro

Riepilogo

							
A	B	Y _(AND)	Y _(NAND)	Y _(OR)	Y _(NOR)	Y _(XOR)	Y _(XNOR)
0	0	0	1	0	1	0	1
0	1	0	1	1	0	1	0
1	0	0	1	1	0	1	0
1	1	1	0	1	0	0	1